

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭63-296117

⑫ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)12月2日

G 06 F 1/04  
H 01 L 27/04  
H 03 K 27/08  
5/00

1 0 1

7157-5B  
7514-5F  
L-7373-5F  
7631-5J

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 クロック制御方式

⑮ 特 願 昭62-132196

⑯ 出 願 昭62(1987)5月27日

⑰ 発 明 者 豊 福 隆 東京都港区芝5丁目7番15号 日本電気アイシーマイコンシステム株式会社内

⑱ 出 願 人 日本電気アイシーマイコンシステム株式会社 東京都港区芝5丁目7番15号

⑲ 代 理 人 弁理士 内 原 晋

## 明 細 書

### 1. 発明の名称

クロック制御方式

### 2. 特許請求の範囲

クロック信号により内部ゲートを駆動する半導体集積回路において、前記クロック信号を分周して複数の分周信号を出力する分周回路と、前記半導体集積回路の周囲温度を検出して所定の検出信号を出力する温度検出回路と、前記検出信号を介して、前記複数の分周信号の内より一つの分周信号を選択してクロック信号として出力する選択制御回路と、を備えることを特徴とするクロック制御方式。

### 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はクロック制御方式に関し、特に半導体集積回路におけるクロック制御方式に関する。

### 〔従来の技術〕

従来、この種の半導体集積回路に適用されるクロック制御方式においては、半導体集積回路の内部ゲートを駆動するクロック信号は、前記半導体集積回路に対して外部から入力されるか、または、半導体集積回路に内蔵されている発振回路の出力を駆動用クロック信号としているのが一般である。

### 〔発明が解決しようとする問題点〕

上述した従来のクロック制御方式においては、外部から入力されるクロック信号、または内蔵される発振回路の特性によりクロックの周期が決定される。このため、半導体集積回路の周囲環境が変化すると、半導体集積回路内部において、前記クロック信号により駆動されるゲートの遅延時間が変化し、半導体集積回路において誤動作が引起されるという欠点がある。

### 〔問題点を解決するための手段〕

本発明のクロック制御方式は、クロック信号により内部ゲートを駆動する半導体集積回路において、前記クロック信号を分周して複数の分周信号

を出力する分周回路と、前記半導体集積回路の周囲温度を検出して所定の検出信号を出力する温度検出回路と、前記検出信号を介して、前記複数の分周信号の内より一つに分周信号を選択してクロック信号として出力する選択制御回路とを備えて構成される。

#### 〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の一実施例のブロック図である。第1図に示されるように、本実施例は、分周回路1と、選択制御回路2と、温度検出回路3と、を備えて構成され、半導体集積回路内部の内部ゲートに対応している。言うまでもなく、分周回路1、選択制御回路2、温度検出回路3および内部ゲート4は、半導体集積回路そのものを形成している。

第1図において、端子51から入力されるクロック信号101は分周回路1に入力されて分周され、分周された分周信号102および103は、共に選択制御回路2に送られる。温度検出回路3は、半導体集積回路の周囲温度を検出する機能を

有し、前記周囲温度に対応する検出信号104が出力されて、選択制御回路2に入力されている。選択制御回路2においては、検出信号104により制御されて、分周回路1から入力される分周信号102および103のいずれかが選択されてクロック信号105として出力され、半導体集積回路の内部ゲート4に送られる。

第2図(a)、(b)、(c)、(d)および(e)は、それぞれ、半導体集積回路の周囲温度変化、温度検出回路3から出力される検出信号104、分周回路1から出力される分周信号102および103、および選択制御回路2から出力されるクロック信号105を示している。

第2図(a)に示されるように、時間1の時点において、温度があらかじめ設定されている変化範囲を超えたものとする、前記1の時点までは、温度検出回路3から出力される検出信号104は一定レベルの状態にあるため、選択制御回路2においてクロック信号105として選択されている分周信号は、第2図(d)に示される分周信号102であ

る。しかし、1の時点においては、検出信号104は第2図(b)に示されるように高レベルに移り、この結果、選択制御回路2において、第2図(d)に示される分周信号103が選択されて、内部ゲート4に対する駆動用のクロック信号として出力される。

上述したように、半導体集積回路の周囲温度変化に対応して、半導体集積回路の内部ゲートを駆動するためのクロック信号の周期が制御調整される。なお、本実施例においては、分周回路1から出力される分周信号が102と103の二種類の場合について説明したが、一般的には、分周回路1から出力される分周信号が二種類以上の多数の場合についても、有効に作用することは言うまでもない。

#### 〔発明の効果〕

以上説明したように、本発明は半導体集積回路に適用されるクロック制御方式に適用されて、半導体集積回路の周囲温度変化に対応して、前記半導体集積回路の内部ゲートを駆動するクロック信

号の周期を可変とすることにより、半導体集積回路の内部ゲートにおける遅延時間の変動にともなう誤動作を防止することができるという効果がある。

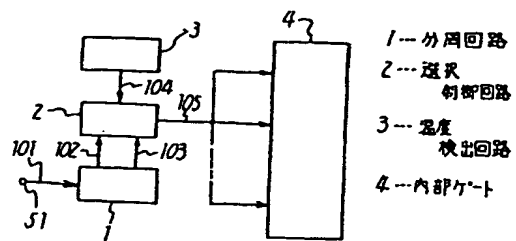
#### 4. 図面の簡単な説明

第1図は本発明の一実施例の回路図、第2図(a)、(b)、(c)、(d)および(e)は、それぞれ温度変化、検出信号、二種類の分周信号およびクロック信号を示すタイミング図である。

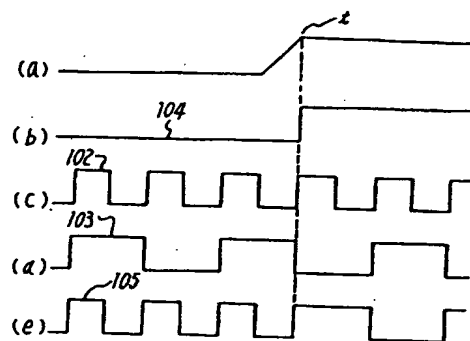
図において、1……分周回路、2……選択制御回路、3……温度検出回路、4……内部ゲート。

代理人 弁理士 内 原 晋





第 1 図



第 2 図

## 4.11 Card D tect

The Memory Card provides a means of allowing the system to detect card insertion and removal. Signal lines CD1 and CD2 are connected to GND in the card. A pull-up resistor must be connected to CD1 and CD2 on the system side.

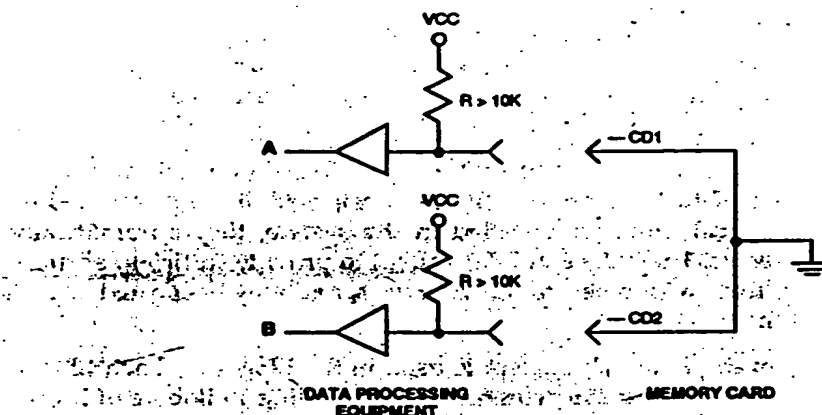


Figure 4-6. Card Detect

## 4.12 Battery Voltage Detect

When using SRAM Cards, it is critical for the system's data integrity to be able to determine the status of the on-card battery. The SRAM card provides two status signals for this purpose: BVD1 and BVD2. The Memory Card contains one or two voltage comparators and one or two reference voltages. The Memory Card compares the battery voltage with the reference voltages. Battery status is expressed on 2 digital signal lines, BVD1 and BVD2. If signal BVD2 is not supported, it is held to Vcc through a pull-up resistor on the card.

Table 4-15: Battery Voltage Detect

BVD1 (#63)	BVD2 (#62)	COMMENT
H	H	'GREEN' Battery Operational
H	L	'YELLOW' Battery should be replaced. Data is OK.
L	H	'RED' Battery & Data Integrity is not guaranteed.
L	L	'RED' Battery & Data Integrity is not guaranteed.*

\* If BVD2 is not supported, BVD2 is held to Vcc and only one reference voltage is required.